

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-299035

(43)Date of publication of application : 26.12.1987

(51)Int.Cl.

H01L 21/306
G02F 1/133
G09F 9/30
H01L 27/12
H01L 29/78

(21)Application number : 61-141940

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 18.06.1986

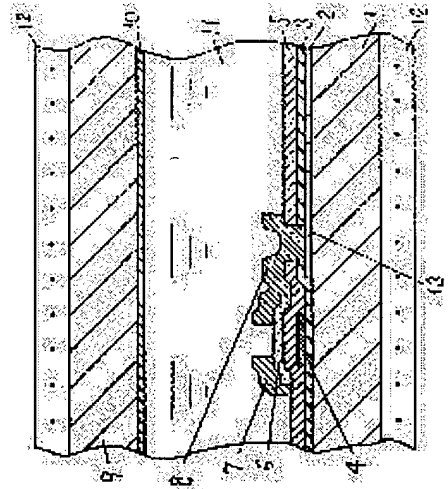
(72)Inventor : TSUTSU HIROSHI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To facilitate etching accurately following a photoresist pattern and improve yield of MIS transistors by a method wherein nitric acid which is diluted to the concentration of about 60 % or less by diluent such as water or acetic acid is employed as etchant for an amorphous Si layer.

CONSTITUTION: Etchant containing fluoric acid and nitric acid is diluted by diluent such as water or acetic acid so as to reduce the nitric acid concentration in the etchant to about 60 % or less. For instance, a transparent electrode 2 is selectively applied and formed on a glass board 1 with, for instance, ITO and then a silicon oxide layer 3 is formed over the whole surface as 1st transparent insulating layer. Then 1st metal layer 4 which serves as a gate electrode and also as a scanning signal line is applied and formed selectively with Cr. After that, a silicon nitride layer 5, which is 2nd transparent insulating layer, and an amorphous silicon layer which contains almost no impurity are formed by plasma CVD and a required photoresist pattern is formed by usual photolithography and etching is carried out with etchant whose composition is HF(46 % concentration):HNO₃(70 % concentration): H₂O= 1:80:20.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-299035

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)12月26日

H 01 L 21/306
G 02 F 1/133
G 09 F 9/30
H 01 L 27/12
29/78

3 2 7
3 3 8
3 1 1

H-8223-5F
8205-2H
6866-5C
7514-5F
A-8422-5F

審査請求 未請求 発明の数 2 (全4頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 昭61-141940

⑰ 出 願 昭61(1986)6月18日

⑱ 発 明 者 筒 博 司 門真市大字門真1006番地 松下電器産業株式会社内

⑲ 出 願 人 松下電器産業株式会社 門真市大字門真1006番地

⑳ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 基板上に、シリコンを主成分とする半導体層を形成し、レジストパターンをマスクとして前記半導体層を、弗酸と硝酸を含む希釈液にて硝酸濃度を60%以下に希釈したエッチング液にて選択的に除去することを特徴とする半導体装置の製造方法。

(2) 絶縁性基板上に透明導電層が選択的に形成され、前記透明導電層上には第1の透明絶縁層が形成され、前記第1の透明絶縁層上には第1の金属が選択的に形成され、前記第1の金属層上には第2の透明絶縁層を介して島状半導体層が形成され、前記透明導電層上に形成された第1および第2の透明絶縁層には開口部が形成され、前記島状半導体層上で前記第1の金属層と一部重なり合うように選択的に形成された一対の第2の金属層の一方が前記開口部によって前記透明導電層と電気的接触

をなし、前記島状半導体層はSiを主成分とする半導体を基板全面に被着後、フォトリソグラフィ法によりフォトレジストの島状パターンを形成し、水または酢酸等の希釈液によりエッチング液の硝酸濃度を概ね60%以下に希釈した弗酸と硝酸を含むエッチング液でエッチングすることにより薄膜トランジスタアレーを形成することを特徴とする半導体装置の製造方法。

(3) 選択的に形成された前記第1の金属層または選択的に形成された前記第2の金属層またはその両方が金属シリサイド単層膜または他の導電膜と金属シリサイドとの多重膜を基板全面に被着後、フォトリソグラフィ法によりフォトレジストパターンを形成し、水または酢酸等の希釈液により概ね硝酸濃度を60%以下に希釈した弗酸と硝酸を含むエッチング液により金属シリサイドをエッチングすることにより形成することを特徴とする特許請求の範囲第2項に記載の半導体装置の製造方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は半導体装置の製造方法たとえば液晶等と組み合わせるることによって画像表示装置を構成する薄膜トランジスタアレーの製造方法に関するものである。

従来の技術

フラット・ディスプレイを構成する手段の一つに半導体スイッチ素子と光學素子より成る単位絵素を二次元のマトリクス状に配列する方法がある。第3図はその等価回路を示し、14はMIS(Metal-Insulator-Semiconductor)トランジスタ、15は液晶セル、4は走査信号線、7は映像信号線である。走査信号線4にMISトランジスタがONするように順次ゲート信号を印加し、映像信号線7より1ラインに対応した映像信号を液晶セル15に巻き込ませるところの線順次走査によってCRTと同等の機能が賦与される。

MISトランジスタ14は単結晶Si、多結晶Si、非晶質Siあるいは化合物半導体などを半導体層として用いて作製される。ここでは、低価格化と大

面積化が比較的容易とされている非晶質Siを用いた場合の薄膜トランジスタ・アレーについて、特開昭59-9902号公報に示されているものを例として説明する。第2図はこの従来の単位絵素の平面図を示し、第1図は平面図のA-A'線上の断面図を示しており、その製作プロセスは以下に述べる通りである。

まず、ガラス板1上に透明電極2を選択的に被着形成し、その後全面に第1の透明絶縁層として例えば酸化シリコン層3を被着する。ついでゲート電極と走査信号線を兼ねる第1の金属層4を例えばMoで選択的に被着形成する。その後プラズマCVD法により全面に第2の透明絶縁層例えば酸化シリコン層5と、さらにドナーまたはアクセプターとなる不純物をほとんど含まない島状の非晶質シリコン層6を選択的に被着形成する。ひき続き酸化シリコン層5と酸化シリコン層3に例えば弗酸系の食刻液を用いて開口部13を形成し、透明電極2の一部を露出する。このとき露出しないが換流回路の端部では走査信号線4上の酸化

シリコン層6にも開口部が形成される。そして映像信号線とMISトランジスタのソースまたはドレインを兼ねる第2の金属層7例えばAlと、MISトランジスタのドレインまたはソースと開口部13を介して透明電極2とを接続する第2の金属層8例えばAlとが選択的に被着形成され、同時に前述した開口部を介して走査信号線の取り出し電極も形成される。上述の薄膜トランジスタ・アレーと一主面上に第3の透明電極10を被着されたガラス板9にポリイミド樹脂を塗布し硬化させた後配向処理を行い、液晶11例えばツイスト・ネマチック液晶を両基板間に封入し、さらに上下に偏光板12を配置すればよい。

発明が解決しようとする問題点

しかしながら上記のような構成では、島状半導体層6の形成は通常まず基板全面にSiを被着しフォトリソグラフィにより所望の島状フォトリソパターンを形成し弗酸系のエッチング液にてフォトリソパターン以外の不要Si層をエッチングにより溶解除去することにより形成して

いたが、弗酸系のエッチング液例えばHF(濃度40%)、 HNO_3 (濃度70%)=1:100を用いるとわずかに十数秒程度でフォトリソパターンが剝離しはじめるため、フォトリソパターンに従って正確にエッチングを行なうことができずMISトランジスタの心臓部である半導体層のパターン不良ひいてはMISトランジスタの不良が発生するという問題点を有していた。

また、第1の金属層または第2の金属層が金銀シリサイド例えば MoSi_2 を採用した場合も前述の問題点と同様に弗酸系エッチング液例えばHF(濃度40%)、 HNO_3 (濃度70%)=1:100を用いてエッチングするとわずかに十数秒程度でフォトリソパターンが剝離しはじめるため精度よくエッチングすることができず、場合によっては画像表示装置としては致命的な断線を生じるといった問題点を有していた。

本発明はかかる点に鑑みフォトリソパターンが下地のSiを主成分とする半導体層または金属シリサイドから剝離することを防ぎ歩留りの高い薄膜ト

ランジスタ・アレー等の半導体装置の製造方法を提供することにある。

問題点を解決するための手段

本発明は、前述の問題点を解決するため、弗酸と硝酸を含むエッチング液を水または酢酸等の稀釈液で希釈しエッチング液中の硝酸濃度を概ね60%以下まで下げる。

作 用

本発明は前記した構成のエッチングすると、フォトレジストの密着性が改善されるために、約5分間のエッチングに対してもフォトレジストの剥離は見られず、フォトレジストパターンどおりにエッチングされ所望の薄膜パターンが得られ、薄膜トランジスタ・アレーの歩留りが向上する。

実 施 例

第1図の薄膜トランジスタ・アレーの断面図を用いて本発明の一実施例の方法を説明する。

まずガラス板1上に透明電極2を例えばITO (Indium Tin Oxide) で選択的に被着形成し、その後全面に第1の透明絶縁層として例えば酸化

シリコン層3を被着する。次いでグレート電極と走査信号線とを兼ねる第1の金属層4を例えばCrで選択的に被着形成する。その後プラズマCVD法によって全面に第2の透明絶縁層例えば酸化シリコン層5とドナまたはアクセプタとなる不純物をほとんど含まない非晶質シリコン層6を被着し通常のフォトリソグラフィにより所望のフォトレジストパターンを形成し、例えばHF(濃度46%) : HNO_3 (濃度70%) : H_2O = 1 : 60 : 20でエッチングする。その後フォトレジストを除去し島状半導体層8を得る。

ひき続き酸化シリコン層5と酸化シリコン層3に開口部13を形成し、透明電極2の一部を露出する。このとき図示はしないが、この薄膜トランジスタ・アレーの端部では走査信号線4上の酸化シリコン層6にも開口部が形成される。そして映像信号線とMISトランジスタのソースまたはドレインとを兼ねる第2の金属層7とMISトランジスタのドレインまたはソースと開口部13を介して透明電極2とを接続する第2の金属層8とが例

法により、所望の走査電極のフォトレジストパターンを形成し、 MoSi_2 を例えばHF(濃度46%) : HNO_3 (濃度70%) : H_2O = 1 : 60 : 20でエッチングし乾燥した後、150°C程度で基板をベークした後CrをエッチングすればCr表面に酸化膜の生じにくい MoSi_2 が被着されているので走査電極と走査電極の取り出し電極の接触抵抗は低くなる。

発明の効果

発明の効果

以上説明したように、本発明によれば、半導体Si層とフォトレジストの密着性が向上し、所望のフォトレジストパターンどおりにエッチングができ島状半導体Si層のパターン不良が減少し、MISトランジスタの歩留りを向上させることができ、その実用的効果は大きい。

4. 図面の簡単な説明

第1図は薄膜トランジスタ・アレーで構成された液晶表示装置の概略断面図、第2図は同装置の単位像素の概略平面図、第3図は同装置の等価回路図である。

例えばAlで選択的に被着形成され、同時に前述した開口部を介して走査電極の取り出し電極も形成される。この後本発明による薄膜トランジスタ・アレーを用いて液晶表示装置が構成されるがこれは従来の技術で述べた方法と同様の方法でよい。

以上のように非晶質Si層のエッチング液に水あるいは酢酸のような稀釈液をあみむね60%以下に希釈した硝酸を用いれば、フォトレジストパターンどおりにエッチングができるのでMISトランジスタの歩留りを向上することができる。

なお、上記実施例において島状半導体層8とソース・ドレイン配線7および8間のオーミック性を改善するためにはドナまたはアクセプタとなる元素例えばPあるいはBを含んだ非晶質Si層をそれらの間に介在させればよい。また、第1の金属層はCr単層としたがCrはその表面にCrの酸化膜の不動態を形成しやすいため走査電極の取り出し電極との接触抵抗が問題となる場合がある。その場合にはCrを全面に被着後金属シリサイド例えば MoSi_2 を被着し、フォトリソグラフィ

1……絶縁性基板、2……透明電極、3……第1の透明絶縁層、4……絶縁層、5……第2の透明絶縁層、6……Siを主成分とする島状半導体層、7……信号線、8……ドレイン電極、9……絶縁性基板、10……第2の透明電極、11……液晶、12……偏光板、13……開口部、14……MISトランジスタ、15……液晶セル。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

第 1 図

